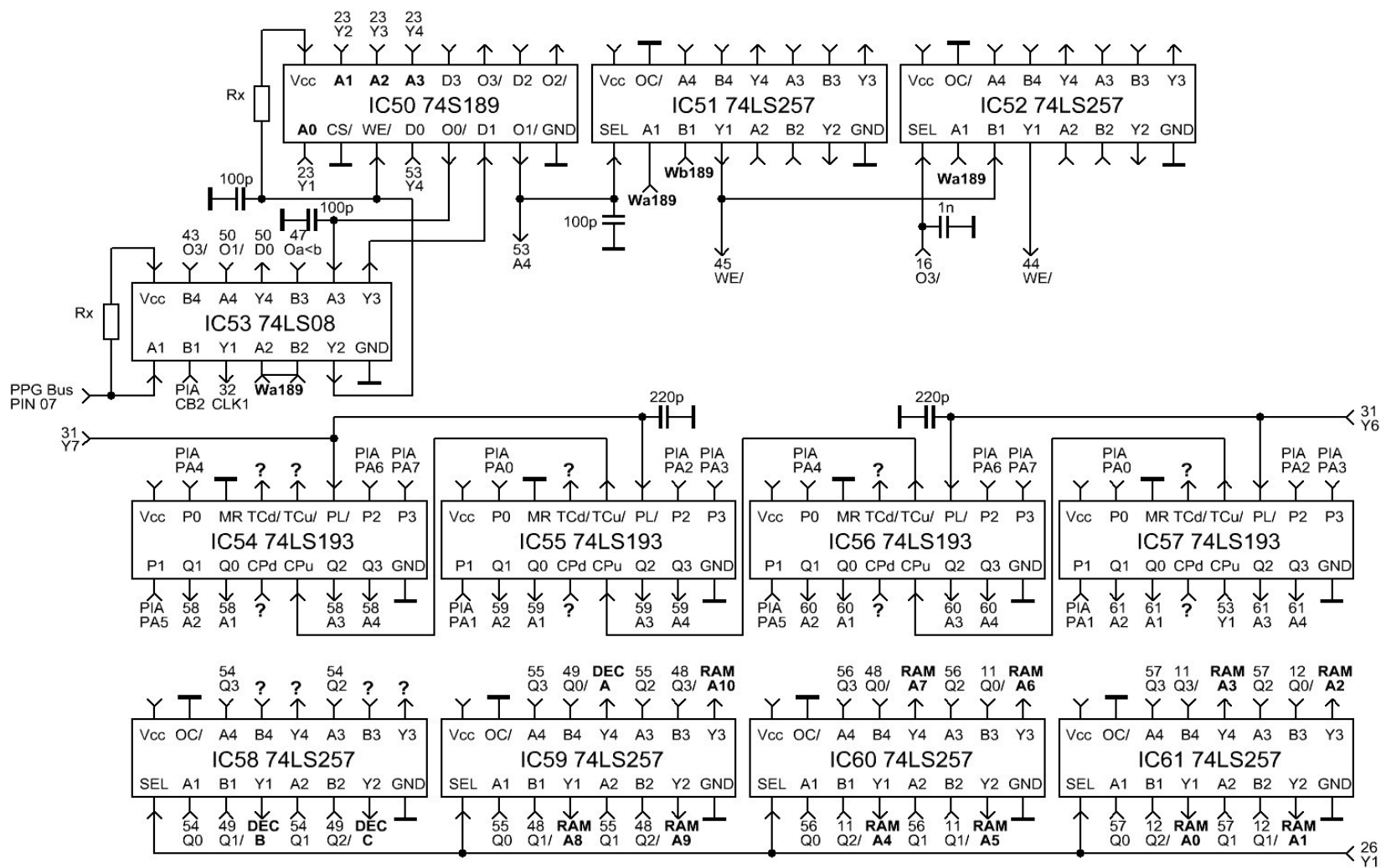
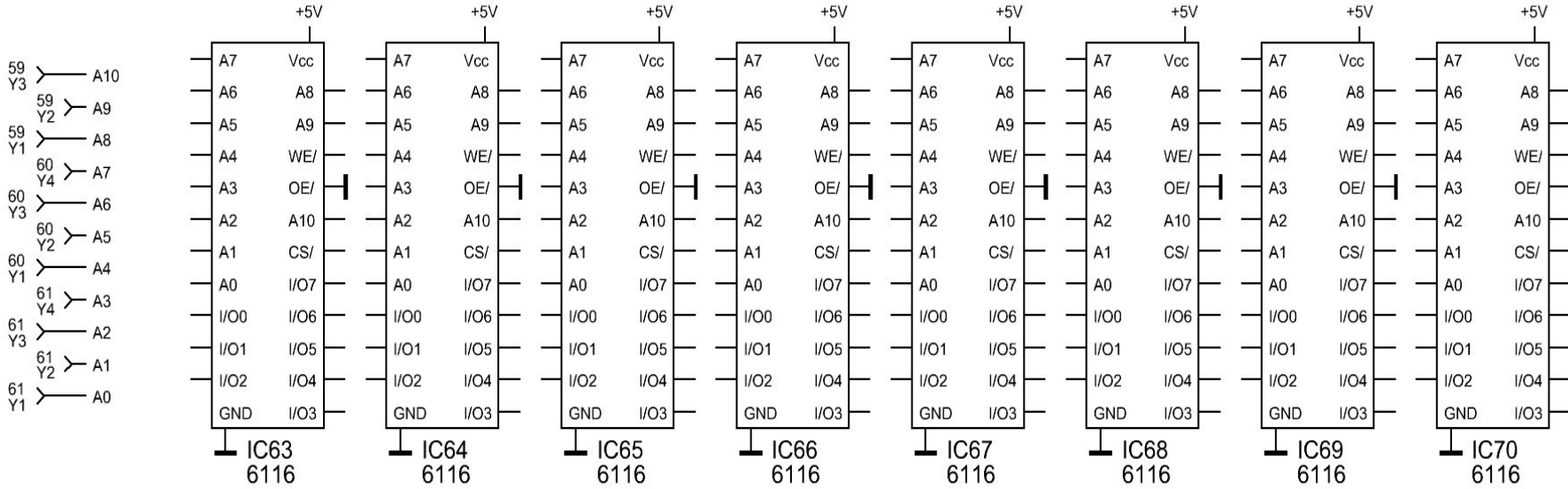
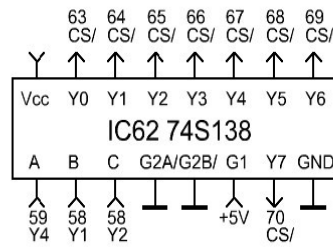


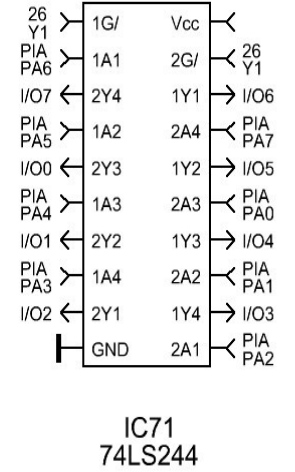
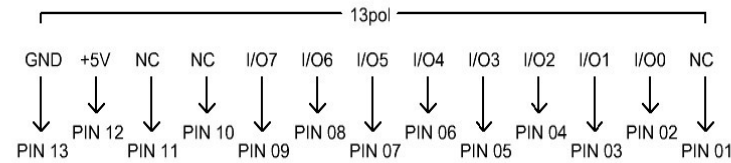
PPG Processor Board 82

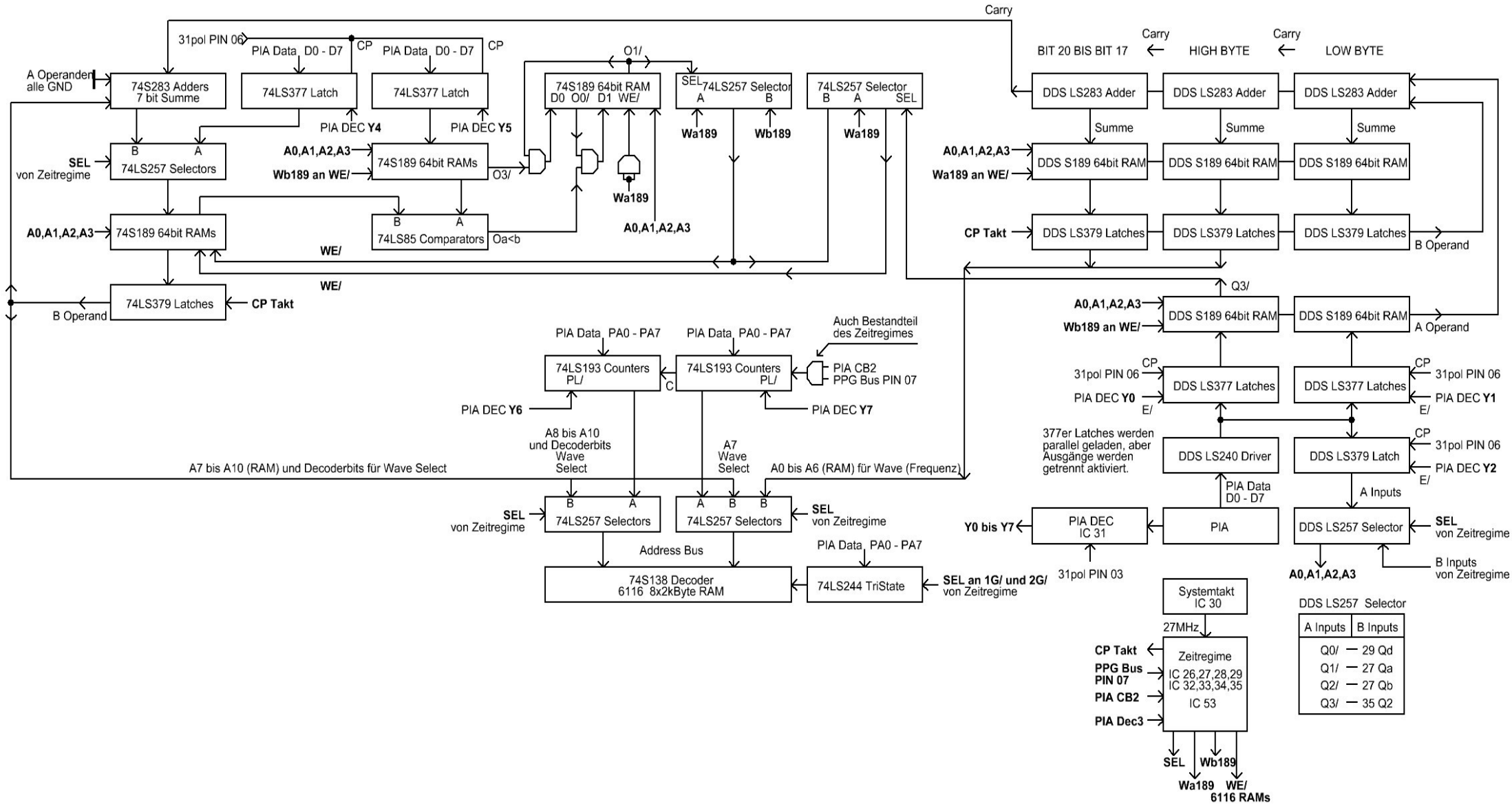
by Holger Marienberg



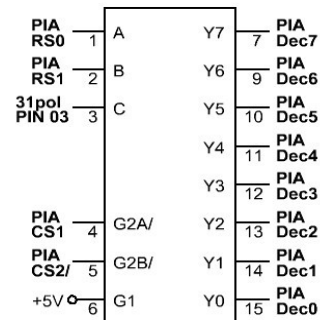
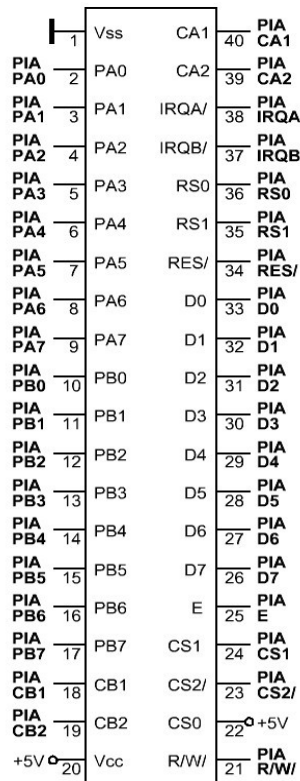
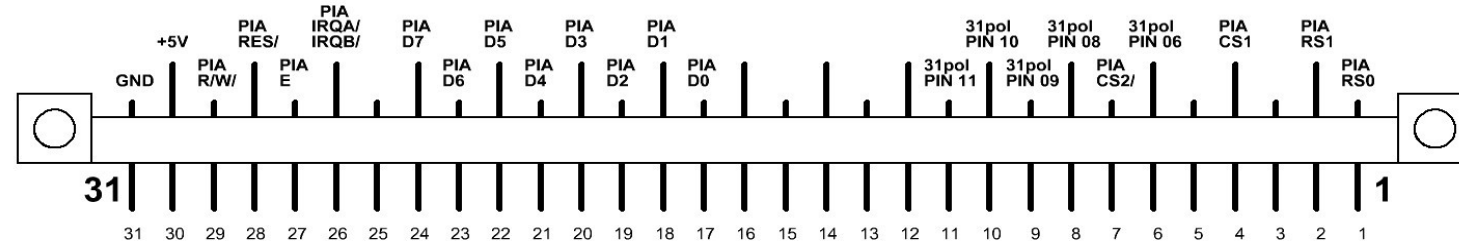
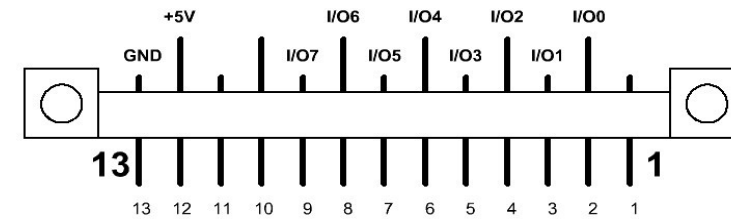
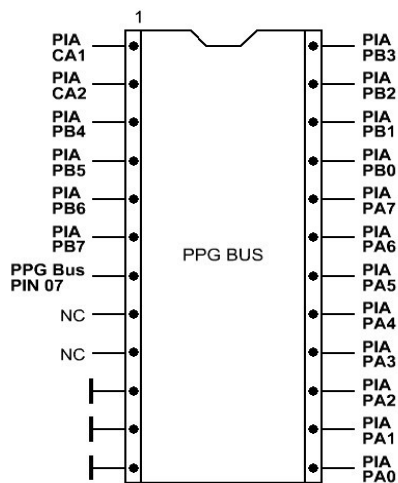


Alle RAM Pins verbunden, ausser CS
WE/ an 32
Q2/

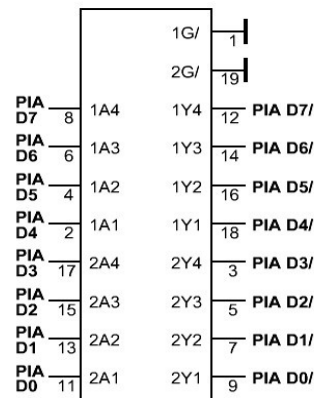




**PPG PROZBOARD 82
BLOCKSCHALTPLAN**

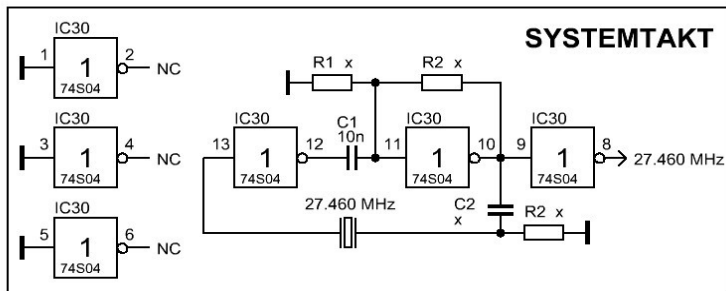


IC31
74LS138



IC22
74LS240

**PPG PROZBOARD 82
PIA, DECODING &
CONNECTORS**



Alle unbenannten Pins sind NC

Beschreibung

Das Zeitregime ist die zentrale Taktsteuerung des Prozboards und dient zur Steuerung bzw. Aktivierung der einzelnen Bereiche. Da das Prozboard autonom und asynchron zum I/O Board getaktet wird, sind die wichtigsten Bestandteile des Zeitregimes die beiden Steuerleitungen Wa189 und Wb189.

Innerhalb eines Zyklus werden durch 64bit Speicher alle 16 Adressen (2 Oszillatoren x 8 Stimmen) der Waverezeugung und des Wave Scannings durch eine Hardware in "Echtzeit" berechnet.

Wa189

Zusammen mit dem Adressbus A0 bis A3 ist Wa189 für das Auslesen der B Adress-Operanden der Adressen aller 16 Waves (2 Oszillatoren x 8 Stimmen) und der 16-fachen Waveauswahl zuständig. Wa189 arbeitet autonom, ist der normale Arbeitsmodus und wird nur durch SEL bzw. Wb189 ausser Kraft gesetzt.

Wb189

Zusammen mit dem Adressbus A0 bis A3 ist Wb189 für das Beschreiben der A Adress-Operanden der Adressen aller 16 Waves (2 Oszillatoren x 8 Stimmen) und der 16-fachen Waveauswahl zuständig. Wb189 ist nur in Verbindung mit SEL aktiv.

CP Takt

Dient zum Halten der aktuellen Adresse bzw. zur Aktualisierung der 379 Latches (IC 11,12,13,14,15 sowie 48,49). Nach jedem der 16 CP Takte innerhalb eines Zyklus steht eine neue 7bit breite Adresse an IC 11 und IC 12 (379 Latches) zur Verfügung. Diese Adressen werden durch Selektoren geroutet und liegen danach direkt am 6116 RAM bzw. seinem Decoder an.

SEL

Autonomer Schreibmodus für externe Daten.

Setzt autonome 64bit Speicher Adressierung (A0-A3) ausser Kraft und ersetzt sie durch externe Adressierung durch PIA mittels IC24 379 Latch.

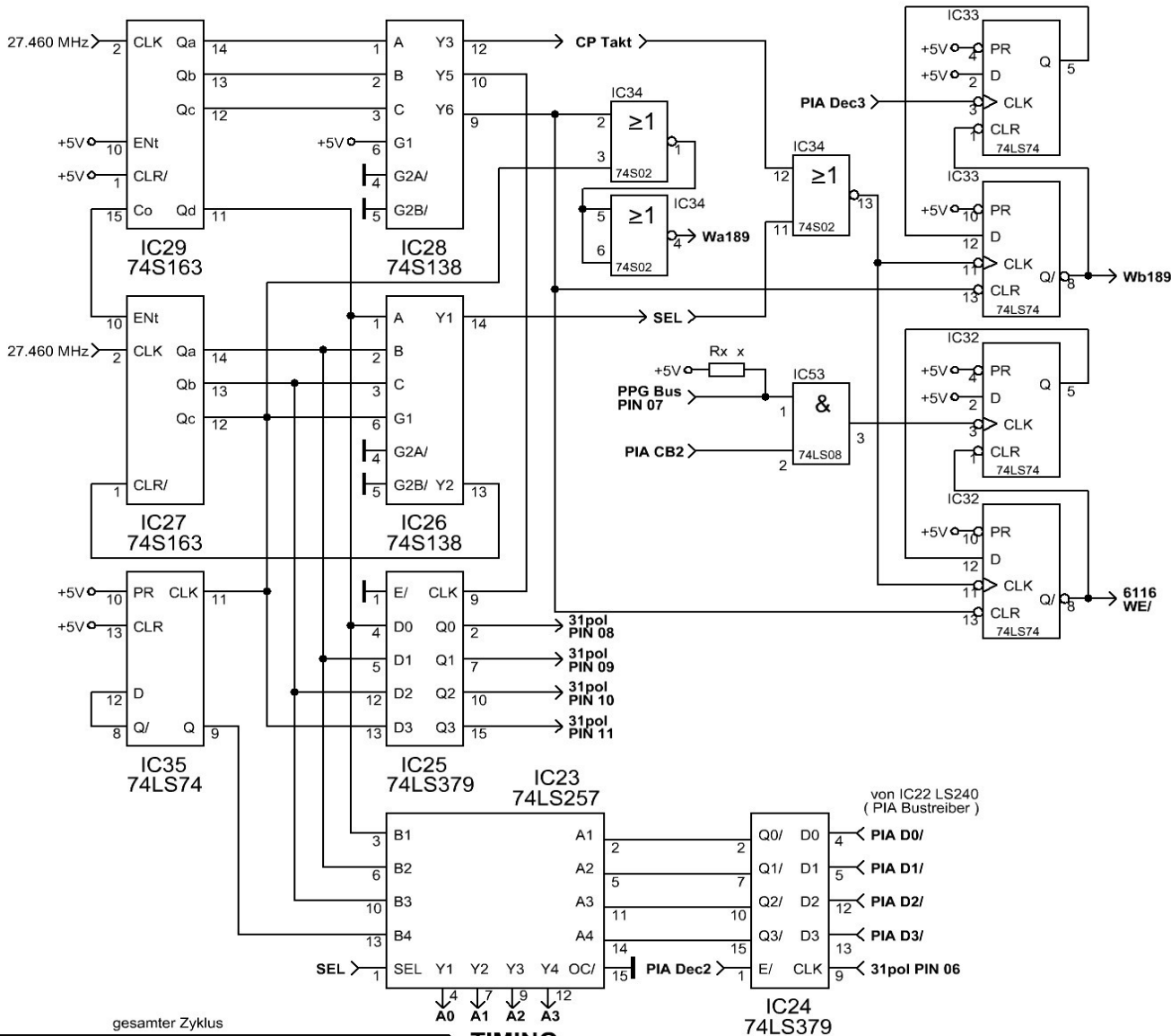
Dient auch zum Laden des Wavetables in die 6116 RAMs durch die PIA.

PIA DEC3 / PIA CB2

Da das Prozboard mit 27MHz und asynchron zum I/O Board getaktet wird, ist es nicht möglich, das Wb189 Steuersignal synchron zu SEL auszulösen.

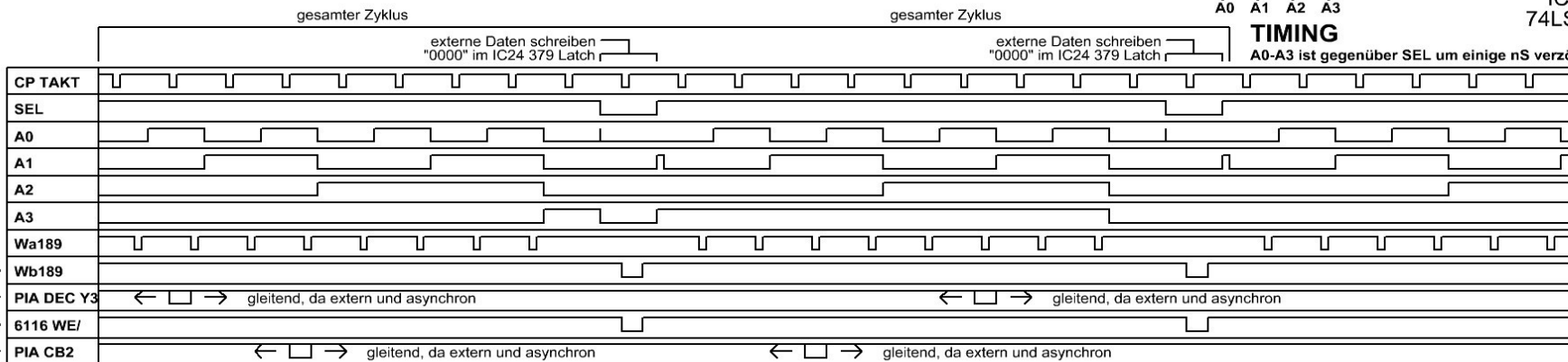
Durch IC33 74LS74 wird der durch PIA DEC3 asynchrone Schreibbefehl zwischengespeichert und erst bei aktiviertem SEL als Wb189 freigeschaltet.

Da die Dauer eines Zyklus konstant ist, können maximal zwei Schreibbefehle innerhalb eines Zyklus vom I/O Board empfangen werden - wahrscheinlich per Software Timer der CPU des I/O Boards. Das Verfahren für das Beschreiben der 6116 RAMs ist identisch aufgebaut.



TIMING

A0-A3 ist gegenüber SEL um einige nS verzögert



"PIA / Decoding / PPG Bus "
PIA D0/ - D3/
PIA Dec2 / PIA Dec3
PIA CB2
Comm 07

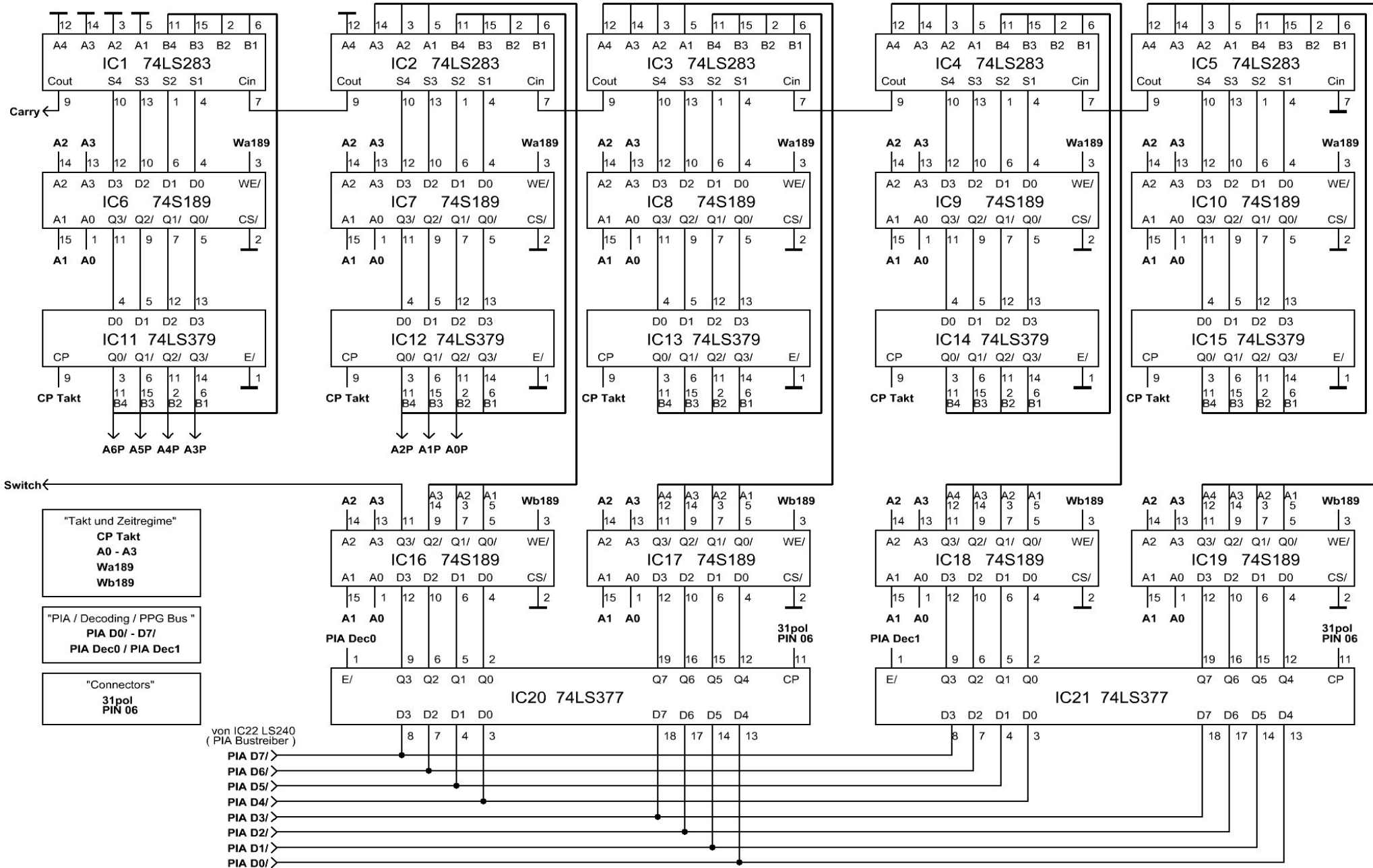
"Connectors"
31pol
PIN 06

**PPG PROZBOARD 82
TAKT & ZEITREGIME**

BIT 20 - BIT 17

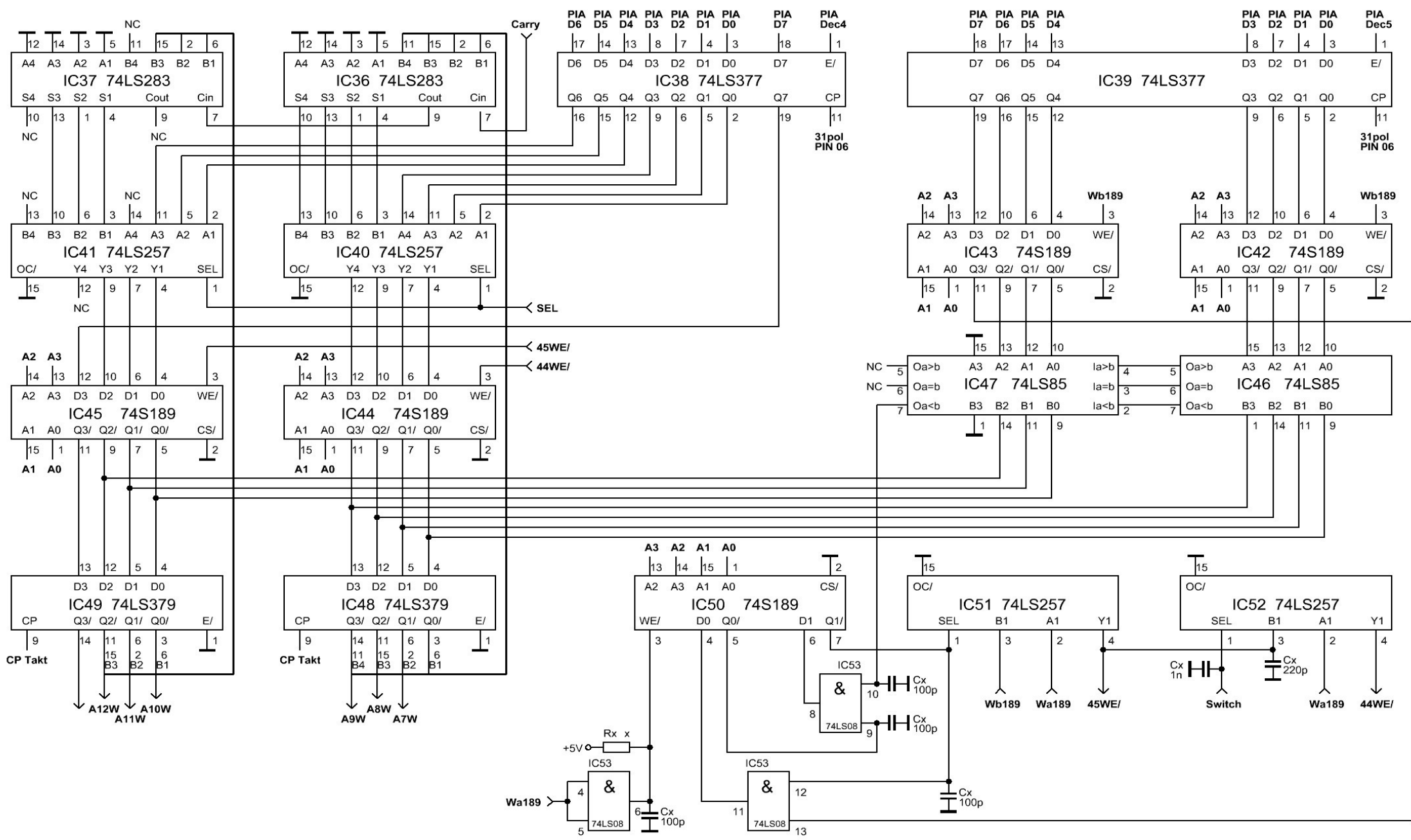
HIGH BYTE

LOW BYTE

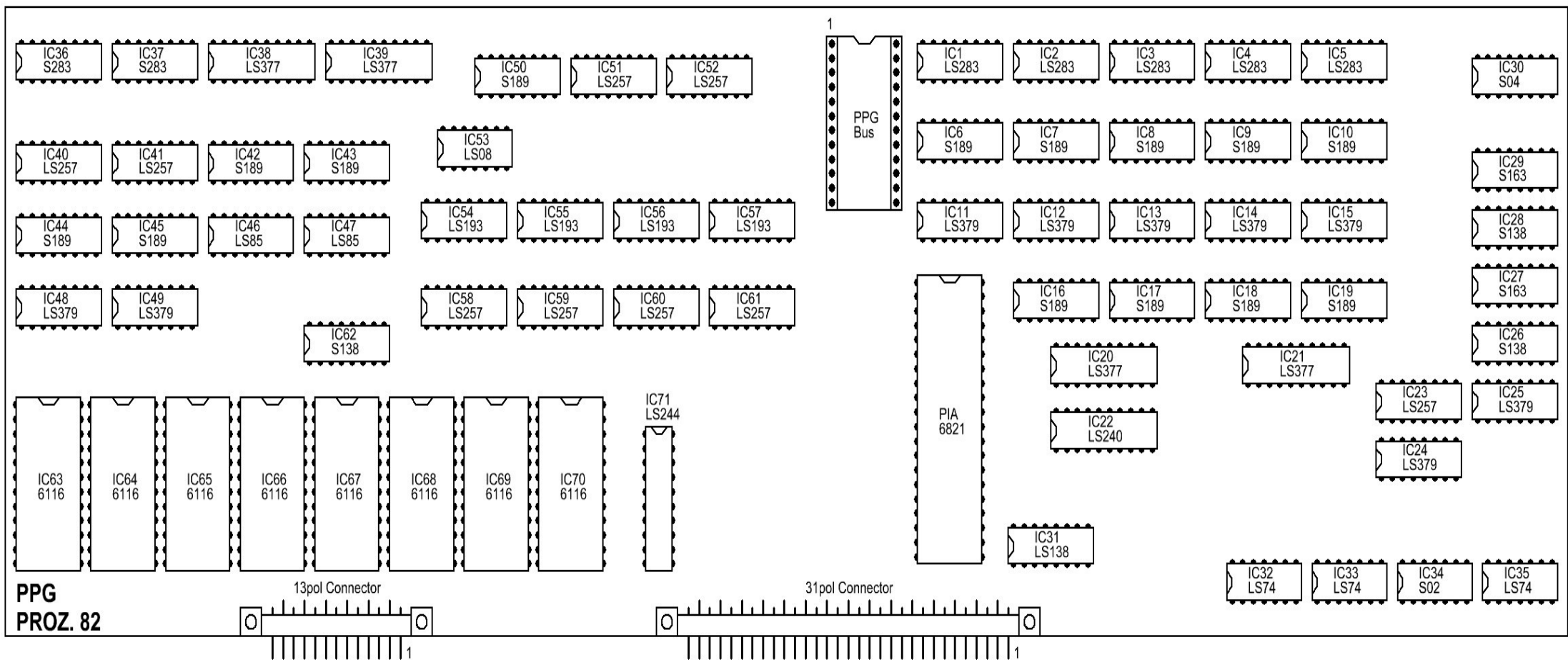


BIT 28 - BIT 25

BIT 24 - BIT 21







PPG PROZBOARD 82
IC POSITION

